

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-305062

(P2000-305062A)

(43) 公開日 平成12年11月2日 (2000. 11. 2)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 2 F 1/133	5 4 5	C 0 2 F 1/133	5 4 5 2 H 0 9 3
G 0 9 G 3/20	6 2 2	C 0 9 G 3/20	6 2 2 C 5 C 0 0 6
3/36		3/36	5 C 0 8 0

審査請求 未請求 請求項の数 1 O L (全 10 頁)

(21) 出願番号 特願平11-116369

(22) 出願日 平成11年4月23日 (1999. 4. 23)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町 6 番地

(72) 発明者 原 将人

鹿児島県姶良郡隼人町内999番地 3 京セ

ラ株式会社隼人工場内

(72) 発明者 宇佐美 守

鹿児島県姶良郡隼人町内999番地 3 京セ

ラ株式会社隼人工場内

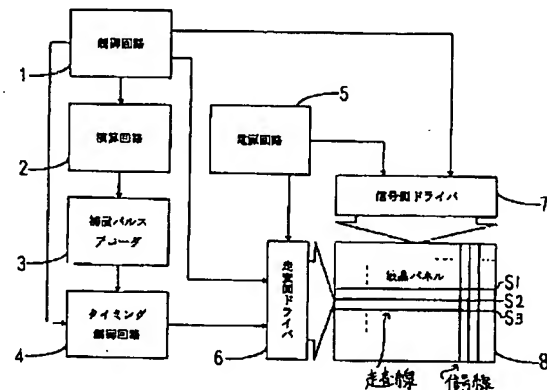
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 走査線駆動波形の鈍り、及び信号線駆動波形の切り換わりによる境界横クロストークに起因する波形歪みを補償することにより、実効電圧変化を補正する。

【解決手段】 走査線 S 2 での信号線駆動波形の切り換わり数、及び走査線 S 2 より前段の走査線 S 1 での信号線駆動波形の切り換わり数と走査線 S 2 での信号線駆動波形の切り換わり数との差に基づいて、走査線 S 2 の走査線駆動波形の先頭部分を所定期間非選択電位とし、かつ走査線 S 2 での信号線駆動波形の切り換わり数に基づいて、走査線 S 2 の走査線駆動波形の後端部分を所定期間非選択電位とする、制御回路 1、演算回路 2、補償パルスデコーダ 3 及びタイミング制御回路 4 を設けた。



【特許請求の範囲】

【請求項1】複数の走査線を設けた第一の透明基板と、複数の信号線を設けた第二の透明基板とを有し、前記走査線と信号線とを対向させかつ交差させた状態で液晶層を介して、第一の透明基板と第二の透明基板とを接合した単純マトリックス型の液晶表示装置であって、走査線S2での信号線駆動波形の切り換わり数、及び走査線S2より前段の走査線S1での信号線駆動波形の切り換わり数と走査線S2での信号線駆動波形の切り換わり数との差に基づいて、走査線S2の走査線駆動波形の先頭部分を所定期間非選択電位とし、かつ走査線S2での信号線駆動波形の切り換わり数に基づいて、走査線S2の走査線駆動波形の後端部分を所定期間非選択電位とする制御手段を設けたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、単純マトリックス型の液晶表示装置であって、クロストークが低減され表示品質の良好なものに関する。

【0002】

【従来の技術】従来の単純マトリックス型の液晶表示装置(Liquid Crystal Display: LCD)において、信号線駆動波形(以下、信号パルスともいう)の切り換わりにより発生する境界横クロストークを低下させる手段として、一走査電極線における表示データの切り換わり数をカウントし、前記カウント数に基づき走査電極線(以下、走査線と略す)に印加される走査線駆動波形(以下、走査パルス、選択パルスともいう)の実効電圧値を補正するものが提案されている(従来例1:特開平10-133168号公報参照)。

【0003】上記従来例1について以下に説明する。図3は、単純マトリックス型のLCDであって、走査線駆動波形を補正することによりクロストークを補償し低減させるものである。同図において、51は液晶パネルにおける信号電極線(以下、信号線と略す)、52は走査線である。前記信号線51と走査線52は、ガラス基板等からなる2枚の基板上に複数略平行に各々形成されており、信号線51と走査線52とが対向しかつ直交する状態で液晶層を介して、前記2枚の基板を接合させることで、マトリックス状に画素50を形成する。そして、同図に示すように、信号線51と走査線52は抵抗負荷となり、画素50は負荷容量となる。

【0004】また、53は信号線駆動回路(以下、信号側ドライバともいう)であり、駆動用IC等を内蔵し各信号線51を表示データに基づき駆動する。54は走査線駆動回路(以下、走査側ドライバともいう)であり、駆動用IC等を内蔵し各走査線52を表示データに基づき駆動する。55は電源回路であり、信号線駆動回路53及び走査線駆動回路54に対し、それぞれ所定の電源電圧を供給する。56は制御回路であり、表示データ及

び同期信号等の所定の制御信号を各回路ブロックに供給する。

【0005】59は計数回路であり、制御回路56から伝送されてくる表示データのうち、画素50をオンさせるデータについて着目し、一走査期間におけるオン数を計数する。また、計数回路59は一つ前の一走査期間でのオン数も記憶しており、隣接する2つの走査期間におけるオン数の差をとることにより、ある走査期間から次の走査期間に移った際の信号線駆動波形の切り換わり本数を計数する。

【0006】また、58は演算回路であり、計数回路59で得た信号線駆動波形の切り換わり本数に基づき所定の演算を施す。例えば、信号線駆動波形による微分波形歪みの方向が走査線駆動波形と同極性の場合、即ち信号線駆動波形の切り換わり本数においてオンからオフへの切り換わり数が多い場合、演算回路58は一走査あたりにおける実効電圧を小さくするため、走査線駆動波形のパルス幅を小さくするように演算する。

【0007】更に、57はパルス幅制御信号発生回路であり、演算回路58の演算結果に従って走査線駆動波形のパルス幅を広めたり、又は狭めたりするパルス幅制御信号を発生し、走査線駆動回路54に入力する。具体的には、信号線駆動波形による微分波形歪み方向が走査線駆動波形と同極性の場合、同じタイミングで選択される走査線上の画素50に印加される実効電圧は、本来の電圧より大きくなる。このとき、パルス幅制御信号により走査パルスのパルス幅を狭くすることによって、実効電圧を補償することができる。

【0008】このようなLCDの基本動作の詳細について以下に説明する。図4は、図7の表示パターンを表示する場合の走査線91に関する各制御信号及び駆動波形を示したタイミングチャート、図5は図7の走査線94に関する各制御信号及び駆動波形を示したタイミングチャート、図6は図7の走査線95に関する各制御信号及び駆動波形を示したタイミングチャートである。尚、液晶の駆動方法としてはAP法が用いられており、液晶に直流電圧を常時印加しないように1フレーム(1描画期間)毎に又は数走査期間毎に印加電圧の極性を反転させて駆動する。図4の交流化制御信号63に示すように、電源回路55から供給される液晶駆動電圧は、その極性を正極性と負極性に交互に反転させる。

【0009】そして、VHは正極性での走査線選択電圧、VLは負極性での走査線選択電圧、VMは走査線非選択電圧(以下、非選択電圧VMとする)である。また、V0は正極性における信号線選択電圧でかつ負極性での信号線非選択電圧、V1は負極性での信号線選択電圧でかつ正極性での信号線非選択電圧である。また、 $VH > V0 > VM > V1 > VL$ の関係にあり、 $V0 - VM = VM - V1$, $VH - VM = VM - VL$ である。

【0010】まず、図3のブロック回路図を用いて説明

すると、走査線駆動回路54は画面上側より走査線52を一本ずつ順に走査し、走査線選択電圧VH、VL又は走査線非選択電圧VMを各走査線52に inputsする。信号線駆動回路53は、走査しようとする走査線52上の画素の表示状態に応じて、各信号線51に所定の信号パルス印加することにより、線順次駆動を行う。このとき、液晶の交流化極性が正極性の時、走査線駆動回路54は走査する走査線52に対しては正極性の走査線選択電圧VHを印加し、残りの走査線52には非選択電圧VMを印加する。また、信号線駆動回路53は、走査する走査線52上の画素のうちオン画素の信号線51についてはV1を、オフ画素の信号線51には電圧V0を印加する。

【0011】一方、液晶の交流化極性が負極性の時、走査線駆動回路54は走査する走査線52に対しては負極性の走査線選択電圧VLを印加し、残りの走査線52には非選択電圧VMを印加する。また、信号線駆動回路53は、走査する走査線52上の画素のうちオン画素の信号線51についてはV0を、オフ画素の信号線51には電圧V1を印加する。

【0012】次に、図4を用いてLCDの制御信号及び駆動波形について詳細に説明する。フレーム信号61は1フレーム（一画面描画）の開始タイミングを規定する信号であり、あるフレーム信号61から次のフレーム信号61までの期間をフレーム期間68といい、フレーム期間68で一画面の描画を終える。走査クロック信号62は、フレーム期間68を走査線数又はそれ以上の数で分割した制御信号であり、次のパルスまでの期間は一走査あたりの走査期間69である。交流化制御信号63は液晶に印加する駆動信号の極性をフレーム期間68毎に反転させ、液晶に直流電圧が印加されないように制御する信号である。尚、同図ではフレーム期間68毎に極性を反転させているが、走査線52毎に交流化制御を行う方法もある。また、70はパルス幅制御信号（DISP信号）であり、各走査期間68内において走査線駆動波形を制御するロジック信号である。

【0013】また、走査線駆動回路54（図3）は、走査クロック信号62によってフレーム信号61を取り込み、走査対象の走査線52を順次シフトすることによって各走査線52を一本ずつ順に走査し、走査線52に対し走査パルスを入力する。ここで、走査線駆動波形64は図7の走査線91のそれを示し、信号線駆動波形65は図7の信号線92のそれであり、信号線駆動波形66は図7の信号線93のそれを示す。各画素には、信号線駆動波形と走査線駆動波形との差分電圧が印加されることになる。

【0014】次に、上記従来例1で提案されているように、信号線駆動波形の切り換わり時の電磁結合により信号線から走査線に誘導ノイズが生じた場合に、走査線駆動波形の実効電圧値を補正する方法について、詳細に説

明する。

【0015】図3に示すように、制御回路56から伝送された表示データは、シリアルに計数回路59に送られてくる。計数回路59はデジタル回路によるカウンタ等を有し、走査クロック信号62によってリセットされ、表示オンデータが送られてくる毎に加算し、走査期間69終了後各走査線52上の表示オンデータの数を出力する。また、計数回路59は一つ前の一走査期間69での表示オンデータの数も記憶しており、二つの表示オンデータの数の差をとることにより、一走査期間前からの信号線駆動波形の切り換わり数をカウントする。尚、信号線駆動波形の切り換わり数をカウントするために、表示オフデータの数をカウントしても符号が反転するのみで、同様の結果が得られる。即ち、信号線駆動波形の切り換わり数が計算できれば他の方法を用いてもよい。また、階調濃淡データに関しても同様の計数が可能である。

【0016】そして、演算回路58は、計数回路59によって計数された走査対象の走査線52上の表示オンデータの数、及び、一つ前に走査した走査線52上の表示オンデータの数を入力し、これら2種の表示オンデータ数の差をとることにより信号線駆動波形の切り換わり数を演算し、更に所定の演算を施して演算結果を得る。所定の演算に関しては、ROM等を用いた演算テーブル、又はデジタル演算回路等により行う。また、パルス幅制御信号発生回路57は、演算回路58の演算結果に応じて、走査パルスのパルス幅を広めたり、狭めたりするパルス幅制御信号70（図4）を発生する。前記パルス幅制御信号発生回路57は、デジタル回路によるダウンカウンタ等で構成され、演算回路58の演算結果を初期値として取り込み、クロック信号によって初期値を減算（ダウンカウント）することで容易に実現できる。

【0017】また、走査線駆動回路54は、パルス幅制御信号70が例えばLレベルの時、走査する走査線52に対して正極性では走査線選択電圧VHを、一方負極性の場合には走査線選択電圧VLを印加する。一方、パルス幅制御信号70がHレベルの時、走査する走査線52に対して走査線非選択電圧VMを印加する。また、走査線駆動回路54は、走査しない走査線52に対しては、パルス幅制御信号70の状態によらず非選択電圧VMを入力するように動作する。

【0018】ここで、演算回路58の所定の演算とは、信号線駆動波形の切り換わりによる微分波形歪みが走査線駆動波形と同極性ならば、走査線駆動波形のパルス幅を狭くするよう補正し、その際、切り換わり数が多ければ補正量を大きくするものであり、前記演算結果に基づいてパルス幅制御信号70を発生する。この場合、各走査線52に与えられる走査線駆動波形のパルス幅と、信号線駆動波形の切り換わり数との関係は、前記所定の演算で変更することが可能である。

【0019】また、信号線駆動波形が切り換わらない状態、例えば全部の画素をオン状態とする全白パターンの場合でも、パルス幅制御信号70により走査パルスの休止期間が存在する。従って、全白パターンを基準に走査パルスの休止期間を予め設定し、この休止期間、即ちパルス幅制御信号70がHレベルの期間を増加又は減少させることにより、走査パルスのパルス幅を減少または増加させる。

【0020】上記構成において、歪みの発生するタイミングと同時に走査パルスが印加される走査線52上、即ち図7の表示パターンでいうと、表示ライン94、95上の走査線駆動波形は、図5に示す走査線駆動波形74及び図6に示す走査線駆動波形84のようになる。従って、パルス幅制御信号79、89のパルス幅を制御することにより、走査パルス上に乗った歪み波形による境界横クロストークの発生を防止するように実効電圧を補正し、その結果所定の輝度からのずれ等を補償することができる。

【0021】尚、図5において、71はフレーム信号、72は走査クロック信号、73は交流化制御信号、75、76は信号線駆動波形、78はフレーム期間、79はパルス幅制御信号であり、図6において、81はフレーム信号、82は走査クロック信号、83は交流化制御信号、85、86は信号線駆動波形、87はフレーム期間、89はパルス幅制御信号である。

【0022】

【発明が解決しようとする課題】しかしながら、上記従来例1では、一走査期間の先頭部分に休止期間を設け実効電圧値を補正している。しかし、このような補正方法では、前段の走査線での表示データと走査対象の走査線での表示データとを比較し、それらの差分に基づき走査対象の走査期間の先頭部分を補償することはできるが、走査パルスの鈍り及び歪みは走査期間の後端部分にも存在しており、前記後端部分の補正を行うことはできなかった。故に、上記従来例1では走査パルスが十分に補正されているとはいえなかった。

【0023】従って、本発明は上記事情に鑑みて完成されたものであり、その目的は走査線駆動波形の先頭部分及び後端部分において、走査線駆動波形の鈍り、及び信号線駆動波形の切り換わりによる境界横クロストークに起因する波形歪みを補償することで、実効電圧を補正し、その結果所定の輝度からのずれ等の表示不良を解消することにある。

【0024】

【課題を解決するための手段】本発明の液晶表示装置は、複数の走査線を設けた第一の透明基板と、複数の信号線を設けた第二の透明基板とを有し、前記走査線と信号線とを対向させかつ交差させた状態で液晶層を介して、第一の透明基板と第二の透明基板とを接合した単純マトリックス型の液晶表示装置であって、走査線S2で

の信号線駆動波形の切り換わり数、及び走査線S2より前段の走査線S1での信号線駆動波形の切り換わり数と走査線S2での信号線駆動波形の切り換わり数との差に基づいて、走査線S2の走査線駆動波形の先頭部分を所定期間非選択電位とし、かつ走査線S2での信号線駆動波形の切り換わり数に基づいて、走査線S2の走査線駆動波形の後端部分を所定期間非選択電位とする制御手段を設けたことを特徴とする。

【0025】本発明は、上記構成により、走査対象の走査線S2の走査線駆動波形の先頭部分及び後端部分において、走査線駆動波形の鈍り、及び信号線駆動波形の切り換わりによる境界横クロストークに起因する波形歪みを補償することで、実効電圧を補正し、その結果所定の輝度からのずれ等の表示不良を解消することができる。

【0026】本発明の作用について以下に詳細に説明する。境界横クロストークは、信号線における表示データの切り換わりによる微分波形歪みが後段の走査線に影響を与えるものと、前段の走査線に影響を与えるものの2種類存在する。

【0027】まず、後段の走査線に影響を与える場合について、図8(a)、(b)に示す。nライン目の走査線とn+1ライン目の走査線とで、表示データが一斉に変化したとすると、n+1ライン目の走査線での走査パルスは(a)、(b)のようになる。

【0028】(a)において、表示データ(DATA)はオンからオフに変化しており、走査パルスと微分波形歪み方向は同極性となり、矢印に示す如く走査パルスの先頭部分は上向きに引き上げられる。その結果、表示データの変化がない場合の走査パルスよりも実効電圧(走査パルスの面積)が大きくなり、n+1ライン目の走査線だけが他の走査線よりも明るく見えることになる。

【0029】(b)において、表示データ(DATA)はオフからオンに変化しており、走査パルスと微分波形歪み方向は逆極性となり、矢印に示す如く走査パルスの先頭部分は下向きに引き下げられる。その結果、表示データの変化がない場合の走査パルスよりも実効電圧(走査パルスの面積)が小さくなり、n+1ライン目の走査線だけが他の走査線よりも暗く見えることになる。

【0030】次に、境界横クロストークが前段の走査線に影響を与える場合について、図9(a)、(b)に示す。同図に示すように、nライン目の走査線とn+1ライン目の走査線とで、表示データが一斉に変化したとすると、nライン目の走査線での走査パルスは、走査期間が終わってもすぐに非選択電位に落ちることはなく、曲線を描きながら非選択電位に降下する、所謂波形の鈍りが存在する。

【0031】(a)において、表示データ(DATA)はオンからオフに変化しており、走査パルスと微分波形歪み方向は同極性となり、矢印に示す如く走査パルスの後端部分は上向きに引き上げられる。その結果、表示デ

ータの変化がない場合の走査パルスよりも実効電圧（走査パルスの面積）が大きくなり、 n ライン目の走査線だけが他の走査線よりも明るく見えることになる。

【0032】(b)において、表示データ(DATA)はオフからオンに変化しており、走査パルスと微分波形歪み方向は逆極性となり、矢印に示す如く走査パルスの後端部分は下向きに引き下げられる。その結果、表示データの変化がない場合の走査パルスよりも実効電圧（走査パルスの面積）が小さくなり、 n ライン目の走査線だけが他の走査線よりも暗く見えることになる。

【0033】次に、本発明により上記境界横クロストークを補償する制御について以下に説明する。上記した実効電圧の変化を打ち消すように補償すれば境界横クロストークの影響は解消できるが、本発明では走査パルスの先頭部分及び後端部分でその幅を変化させることで実効電圧を補正する。即ち、実効電圧が大きくなったときは走査パルスの幅を狭め、実効電圧が小さくなったときは走査パルスの幅を広げる。この場合、従来、走査パルスはLOAD信号及びDISP信号との関係で、その幅を狭めることは容易だが広げることは困難であった。従って、図10(a)に示すように、表示データが変化しない場合にも走査パルス幅を狭めておくのが良い。この狭める幅は、DISP信号幅を広げることで調整でき、一走査期間の0%より大きく10%以下の範囲内に設定するのが良く、その場合走査パルス全体の実効電圧が低下し過ぎることがない。

【0034】まず、図10は、走査パルスの先頭部分で走査パルスと微分波形歪み方向が同極性であり、実効電圧が大きくなった場合の制御を示す。(a)は表示データが変化しない場合の走査パルスであり、DISP信号により予めその幅が狭められている。(b)は、走査パルスと微分波形歪み方向が同極性なため、実効電圧が大きくなった様子を示す。(c)は、DISP信号のL(Low)レベルを広げることで走査パルスの先頭部分でその幅を狭め、実効電圧を(a)と同程度になるよう制御する様子を示したものである。

【0035】次に、図11は、走査パルスの先頭部分で走査パルスと微分波形歪み方向が逆極性であり、実効電圧が小さくなった場合の制御を示す。(a)は、走査パルスと微分波形歪み方向が逆極性なため、実効電圧が小さくなった様子を示す。(b)は、DISP信号のL(Low)レベルを狭めることで走査パルスの先頭部分でその幅を広くし、実効電圧を補正制御する様子を示したものである。

【0036】また、図12は、走査パルスの後端部分で走査パルスと微分波形歪み方向が同極性であり、実効電圧が大きくなった場合の制御を示す。(a)は、走査パルスと微分波形歪み方向が同極性なため、実効電圧が大きくなった様子を示す。(b)は、DISP信号のL(Low)レベルを広げることで走査パルスの後端部分

でその幅を狭め、実効電圧を補正制御する様子を示したものである。

【0037】更に、図13は、走査パルスの後端部分で走査パルスと微分波形歪み方向が逆極性であり、実効電圧が小さくなった場合の制御を示す。(a)は、走査パルスと微分波形歪み方向が逆極性なため、実効電圧が小さくなった様子を示す。(b)は、DISP信号のL(Low)レベルを狭めることで走査パルスの後端部分でその幅を広げ、実効電圧を補正制御する様子を示したものである。

【0038】

【発明の実施の形態】本発明のLCDについて以下に説明する。本発明のLCDの基本構成は、複数（例えば240本）の走査線を設けたガラス等からなる第一の透明基板と、複数（例えば320本）の信号線を設けたガラス等からなる第二の透明基板とを有し、前記走査線と信号線とを対向させかつ交差（直交）させた状態でネマチック液晶等の液晶層を介して、第一の透明基板と第二の透明基板とを接合した単純マトリックス型のLCDである。

【0039】図1は、本発明のLCDのブロック回路図である。同図において、1は表示データ及び同期信号等の制御信号を各装置に供給する制御回路、2は走査対象の走査線S2における表示データのオフデータの加算、及び前段の走査線S1と後段の走査線S3の加算結果の比較演算を行う演算回路、3は演算回路2の演算結果に応じて補償すべきパルス幅をデコードする補償パルスデコード、4は補償パルスデコード3で設定された補償パルス幅をDISP信号からH(High)レベルを削るタイミングを制御するタイミング制御回路である。ここで、本発明の制御手段は、制御回路1、演算回路2、補償パルスデコード3、タイミング制御回路4に相当し、特に補償パルスデコード3、タイミング制御回路4が本発明の特徴的な部分である。

【0040】また、5は走査側ドライバ6及び信号側ドライバ7に各電圧レベルを供給する電源、6は補償パルス幅を付加又は差し引いたDISP信号（以下、補償DISP信号という）に基づいて液晶パネル8に走査パルスを印加する走査側ドライバ、7は表示データに基づいて液晶パネル8に信号パルスを印加する信号側ドライバである。

【0041】図2は、本発明における補償DISP信号のタイミングを説明するタイミングチャートである。同図において、フレーム信号21はフレームの開始タイミングを示す信号であり、フレーム信号21から次のフレーム信号21までの期間をフレーム期間29といい、フレーム期間29で一画面の描画を終える。走査クロック信号22は、フレーム期間29を走査線数又はそれ以上の数で分割した制御信号であり、次のパルスまでの期間は一歩期間を表す。補償DISP信号23は、画面表

示が全白のときの補償DISP信号であり、表示データの切り換わり数がない状態でも境界横クロストーク補償用の補償パルス（以下、補償パルスY1a、Y1bとする）がDISP信号に付加されている。補償DISP信号24は、画面表示が図9のような場合の補償DISP信号で横ラインクロストーク補償用の補償パルス（以下、補償パルスY2とする）と補償パルスY1aが共に付加されている。

【0042】また、30は走査期間26において表示オフデータ数のカウント結果により付加された補償パルスY2幅、31は走査期間26と走査期間27の表示データの比較によって走査期間26に加えられた補償パルスY1a幅、32は走査期間26と走査期間28の表示データの比較によって走査期間26に加えられた補償パルスY1b幅である。上記補償パルスY1a幅、補償パルスY1b幅及び補償パルスY2幅は、走査パルスを非選択電位とする所定期間に相当し、Y1a幅+Y1b幅+Y2幅の合計を一走査期間の10%以下とするのが好ましく、10%を超えると走査パルスの実効電圧が低下しすぎ所望の輝度が得られなくなる。

【0043】Y1a幅、Y1b幅、Y2幅について、より具体的には、例えばSVGA {Super Video Graphics Array, 800×(R, G, B)×600ドット}の液晶パネルの場合、横ラインクロストーク補償用の補償パルスY2幅は、表示オフデータ数が0~2400であるのに対し0~900nsであり、表示オフデータ数を127ずつで区切ったときY2幅は50nsずつ変化させるのが良い。また、境界横クロストーク補償用の補償パルスY1a幅は、表示オフデータ数が-2400~2400であるのに対し75~525nsであり、表示オフデータ数を大部分255ずつで区切ったときY1a幅は25ns、50nsずつ交互に変化させるのが良い。境界横クロストーク補償用の補償パルスY1b幅は、表示オフデータ数が-2400~2400であるのに対し175~550nsであり、表示オフデータ数を大部分511ずつで区切ったときY1a幅は50ns、25nsずつ交互に変化させるのが良い。

【0044】次に、上記構成のLCDの駆動方法について説明する。このLCDでは、制御回路1より出力された表示データはシリアルに演算回路2に伝送される。演算回路2はデジタル演算回路を有し、走査クロック信号によってリセットされ、表示オフデータが送られてくる毎に加算し、次の走査クロック信号が入力されるまでに一走査線分の表示オフデータ数を出力する。また、演算回路2は一つ前の一走査期間での表示オフデータ数を保存しておく機能を有しており、走査対象の走査線S2の表示オフデータ数と前段の走査線S1の表示オフデータ数を比較することにより、一走査期間前からの信号線駆動波形の切り換わり数をカウントする。この場合、信号線駆動波形の切り換わり数をカウントするため、別に表

示オンデータの個数をカウントしても符号が反転するのみであり、同様の結果を得ることができる。

【0045】補償パルスデコーダ3は、演算回路2の演算結果をデコードし、DISP信号から削る補償パルスの幅を設定する。タイミング制御回路4は、補償パルスデコーダ3で設定された補償パルス幅をDISP信号からHレベルを削り取るタイミングを制御する。本発明では、図2に示すように、表示期間26の表示オフデータ数のカウント結果によって加えられる補償パルスY2幅は、表示期間26の先頭に付加し、表示期間27と表示期間26の表示オフデータの切り換わり数によって決定される補償パルスY1a幅は表示期間26の先頭に付加され、表示期間26と表示期間28の表示オフデータの切り換わり数によって決まる補償パルスY1b幅は表示期間26の最後に付加されている。即ち、走査パルスの先頭部分には(Y1a+Y2)幅の非選択電位が印加され、後端部分にはY1b幅の非選択電位が印加される。

【0046】このようにして生成された補償DISP信号は、走査側ドライバ6に送られ、各走査線の表示期間を制御することでクロストークの発生を抑制し、良好な表示品位を得ることができる。

【0047】そして、上記構成において、図10(b)のように表示データが変化し走査パルスの実効電圧（走査パルス面積）が増大する方向に変形した場合、補償パルスY1a、Y1b、Y2を加えることにより図10(c)のように走査パルスを補正することで、表示データの変化がない場合の走査パルス（図10(a)）にほぼ一致させることができ、従来よりもきわめて精度の高い補正ができた。

【0048】本発明において、演算回路2を高速化することで、走査パルスの後端部分にも(Y1b+Y2)幅の非選択電位を印加して補正することもできる。

【0049】また、本発明のLCDは、STN (Super Twisted Nematic) 型、TN (Twisted Nematic) 型、強誘電性液晶型、反強誘電性液晶型、双安定性液晶型等の種々の単純マトリックス型のものに適用できる。

【0050】かくして、本発明は、走査線S2の走査線駆動波形の先頭部分及び後端部分において、走査線駆動波形の鈍り、及び信号線駆動波形の切り換わりによる境界横クロストークに起因する波形歪みを補償することで、実効電圧値を補正し、その結果所望の輝度からのずれ等の表示不良を解消するという作用効果を有する。

【0051】尚、本発明は上記の実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の変更は何等差し支えない。

【0052】

【発明の効果】本発明は、走査線S2での信号線駆動波形の切り換わり数、及び走査線S2より前段の走査線S1での信号線駆動波形の切り換わり数と走査線S2での信号線駆動波形の切り換わり数との差に基づいて、走査

線S2の走査線駆動波形の先頭部分を所定期間非選択電位とし、かつ走査線S2での信号線駆動波形の切り換わり数に基づいて、走査線S2の走査線駆動波形の後端部分を所定期間非選択電位とする制御手段を設けたことにより、走査線S2の走査線駆動波形の先頭部分及び後端部分で、走査線駆動波形の鈍り及び信号線駆動波形の切り換わりによる境界横クロストークに起因する波形歪みを補償することで実効電圧変化を補正し、その結果所望の輝度からのずれ等の表示不良を解消する、という作用効果を有する。

【図面の簡単な説明】

【図1】本発明のLCDの構成を示すブロック回路図である。

【図2】図1のLCDの補償DISP信号のタイミングを説明するタイミングチャートである。

【図3】従来の境界横クロストーク補償手段を有するLCDのブロック回路図である。

【図4】図7の表示パターンに関し、従来のLCDの制御信号及び駆動波形を示すタイミングチャートである。

【図5】図7の表示パターンに関し、従来のLCDの制御信号及び駆動波形を示すタイミングチャートである。

【図6】図7の表示パターンに関し、従来のLCDの制御信号及び駆動波形を示すタイミングチャートである。

【図7】画面中央部分を全黒表示する場合の表示パターン図である。

【図8】境界横クロストークを説明するもので、(a)は表示データの切り換わりによる微分波形歪み方向と走査パルスが同極性の場合に走査パルス先頭部分で実効電圧が大きくなることを示す波形図、(b)は微分波形歪み方向と走査パルスが逆極性の場合に走査パルス先頭部分で実効電圧が小さくなることを示す波形図である。

【図9】境界横クロストークを説明するもので、(a)は微分波形歪み方向と走査パルスが同極性の場合に走査パルス後端部分で実効電圧が大きくなることを示す波形図、(b)は微分波形歪み方向と走査パルスが逆極性の場合に走査パルス後端部分で実効電圧が小さくなることを示す波形図である。

【図10】境界横クロストークの補償制御を説明するもので、(a)は表示データが変化しない場合の走査パルスの波形図、(b)は微分波形歪み方向と走査パルスが同極性の場合に走査パルス先頭部分で実効電圧が大きくなることを示す波形図、(c)は走査パルス先頭部分を非選択電位にすることで実効電圧を補正したものの波形図である。

【図11】境界横クロストークの補償制御を説明するもので、(a)は微分波形歪み方向と走査パルスが逆極性の場合に走査パルス先頭部分で実効電圧が小さくなることを示す波形図、(b)は走査パルス先頭部分の非選択電位期間を狭めることで実効電圧を補正したものの波形図である。

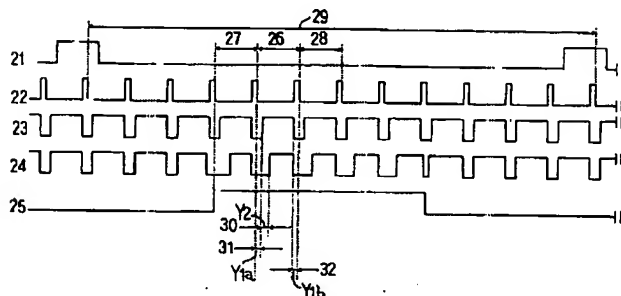
【図12】境界横クロストークの補償制御を説明するもので、(a)は微分波形歪み方向と走査パルスが同極性の場合に走査パルス後端部分で実効電圧が大きくなることを示す波形図、(b)は走査パルス後端部分の非選択電位期間を広げることで実効電圧を補正したものの波形図である。

【図13】境界横クロストークの補償制御を説明するもので、(a)は微分波形歪み方向と走査パルスが逆極性の場合に走査パルス後端部分で実効電圧が小さくなることを示す波形図、(b)は走査パルス後端部分の非選択電位期間を狭めることで実効電圧を補正したものの波形図である。

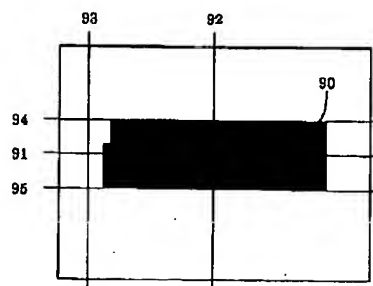
【符号の説明】

- 1：制御回路
- 2：演算回路
- 3：補償パルスデコーダ
- 4：タイミング制御回路
- 6：走査側ドライバ
- 7：信号側ドライバ
- 8：液晶パネル
- S1：前段の走査線
- S2：走査対象の走査線
- S3：後段の走査線

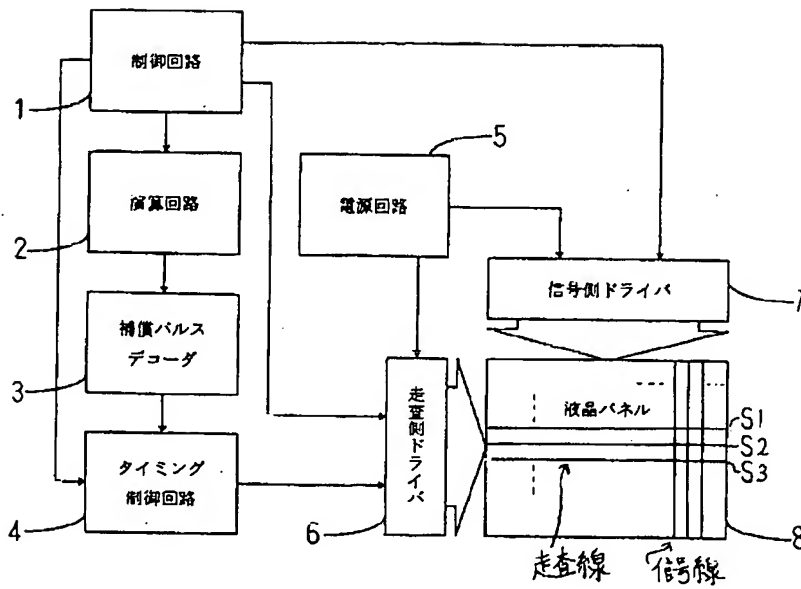
【図2】



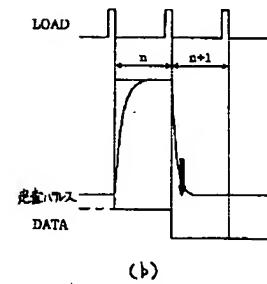
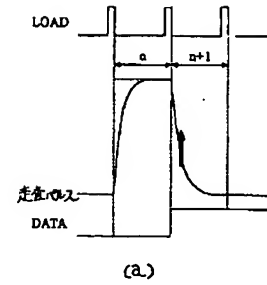
【図7】



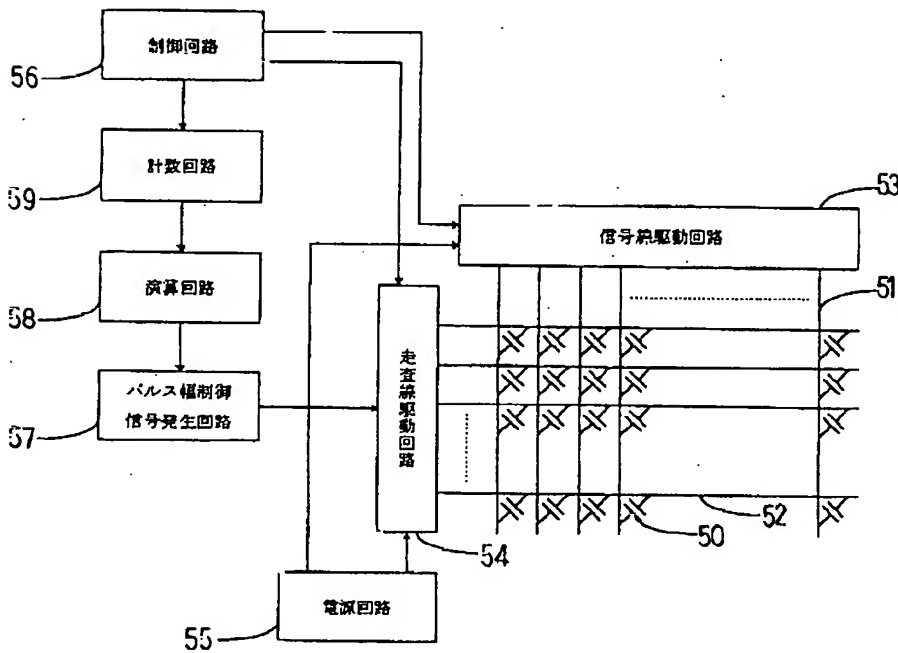
【図1】



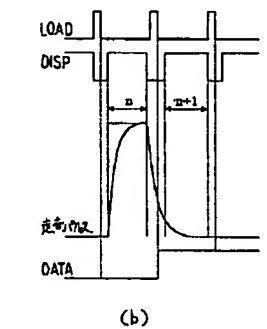
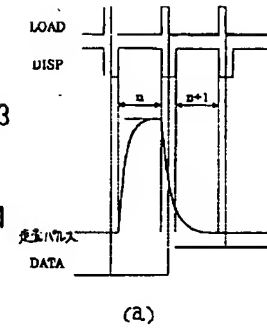
【図9】



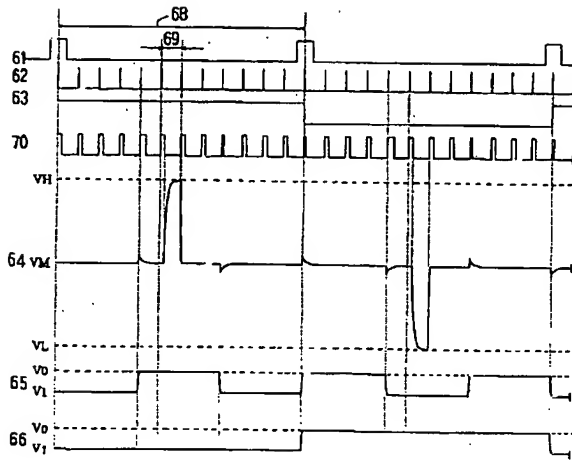
【図3】



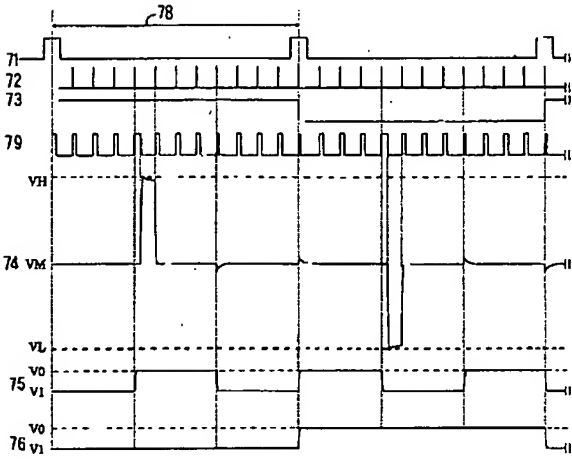
【図12】



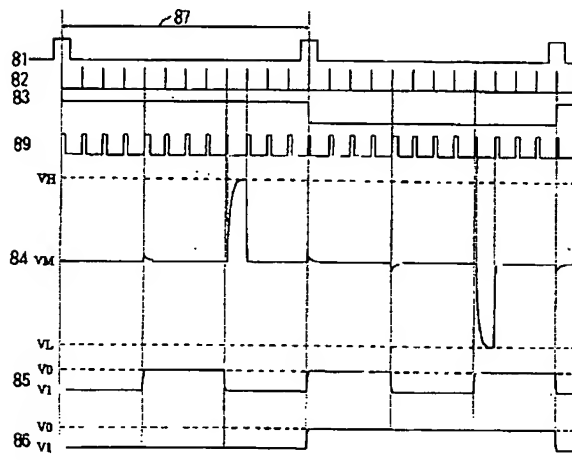
【図4】



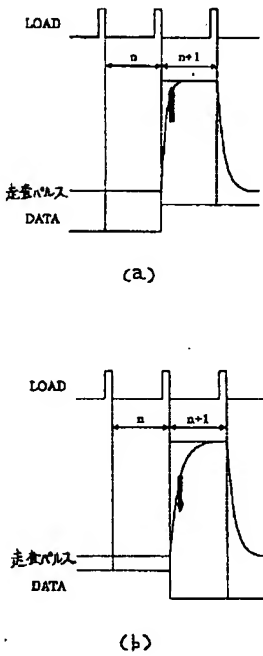
【図5】



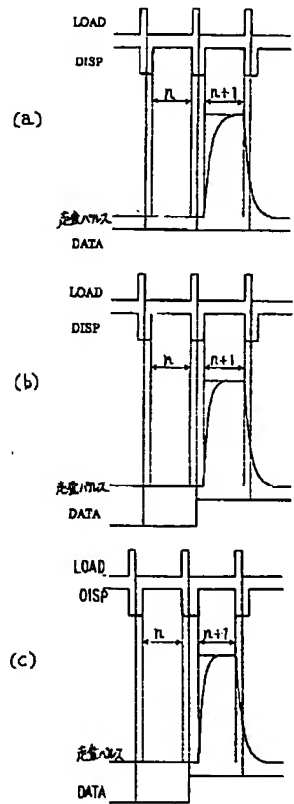
【図6】



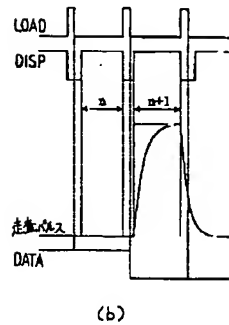
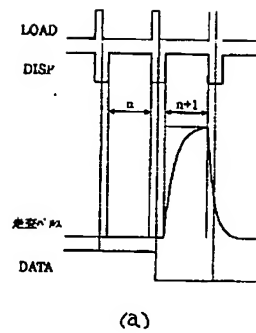
【図8】



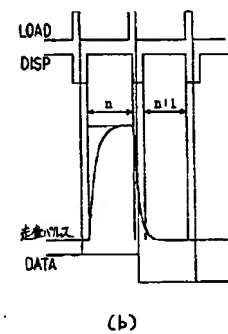
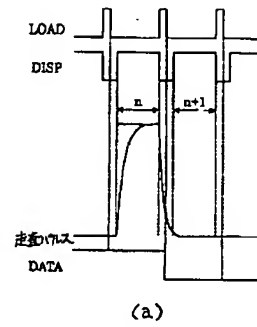
【図10】



【図11】



【図13】



フロントページの続き

Fターム(参考) 2H093 NA07 NA11 NB16 NB23 NC09
NC13 NC21 NC62 ND15 NF04
NF05 NF13 NF17 NF20
5C006 AA15 AC28 AF44 AF46 AF50
AF71 BB12 BC03 BC12 BF14
BF22 BF26 BF28 FA18 FA36
5C080 AA10 BB05 DD10 EE29 FF09
JJ02 JJ04